

UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Pertama  
Sidang Akademik 1993/94

Oktober - November 1993

EEE 230 - Elektronik Digit II

Masa : [3 jam]

---

**ARAHAN KEPADA CALON :**

Sila pastikan bahawa kertas peperiksaan ini mengandungi 3 muka surat bercetak dan **EMPAT (4)** soalan sebelum anda memulakan peperiksaan ini.

Jawab **EMPAT(4)** soalan.

Agihan markah bagi soalan diberikan di sut sebelah kanan sebagai peratusan daripada markah keseluruhan yang diperuntukkan bagi soalan berkenaan.

Jawab semua soalan di dalam Bahasa Malaysia.

...2/-

1. (a) Rekabentuk suatu peringkat penambah 4 bit dengan pembawa ke hadapan ("Carry Lookahead") menggunakan logik CMOS. (20%)  
(b) Apakah kes paling buruk untuk lengah perambatan (propagation delay) pembawa? (5%)
2. (a) Rekabentuk suatu pendarab selari pelengkap dua 8 bit. (15%)  
(b) Apakah kes paling buruk untuk lengah perambatan pendarab tersebut? (5%)  
(c) Terangkan algoritma Booth's untuk pendaraban bertanda. (5%)
3. Suatu mikropengawal hendak direkabentuk supaya dapat digunakan dalam kawalan industri.  
(a) Bangunkan senibina perkakasan untuk mikropengawal tersebut. (10%)  
(b) Bangunkan suatu rekabentuk kod mikro ROM (PLA) untuk I/O data beserta port luaran D/A dan A/D. (15%)
4. (a) Rekabentuk suatu litar sampel/pegang menggunakan transistor MOS. (5%)

- (b) Rekabentuk litar untuk antaramuka TTL dengan CMOS. (5%)
  - (c) Nyatakan 3 perbezaan di antara litar logik TTL dan CMOS. (5%)
  - (d) Dengan bantuan gambarajah, terangkan teknologi dwikutub I<sup>2</sup>L dan STL. (5%)
  - (e) Apakah teknologi BiCMOS?. (5%)
5. (a) Lakarkan dengan gambarajah litar operasi dua kecerunan (dual slope) dan hampiran berturutan penukar A/D. (15%)
- (b) Terangkan dengan gambarajah litar operasi suatu penukar D/A tangga-perintang. Komen kejituannya. (10%)